

P I E における並列論理型言語

F L E N G の実行方式の評価

4P-11 垂井 俊明、丸山 勉、田中 英彦

(東京大学 工学部)

1.はじめに

我々は、P I E [1] を始めとする並列推論マシンでG H C 等のストリーム並列言語を実行する際に問題となる、共有変数へのアクセス等についての評価・検討を行なうために、ソフトウェアシミュレーションを行なった。本稿では、そのシミュレーション結果について報告する。

2.シミュレーションモデル

シミュレーションでは図1のように、单一化プロセッサ(UP)と共有メモリ(SM)からなる推論ユニット(IU)が多数台並列に接続されたモデルを仮定した[2]。同一IU内のUPとSMはネットワークを通さずに直接アクセスできる。UPが他のIUのSMの内容をアクセスする場合は、共有メモリネットワーク(SMN)を通じてアクセスが行なわれる。IU間の負荷分散は、分配網(DN)が各IUの負荷に応じてゴールを自動的に分配することにより行なわれる。シミュレーションの対象とする言語は、GHCと共有変数のアクセスについては同一であるが、ゴール間の実行制御が不要であるF L E N G [3] を用いることにする。

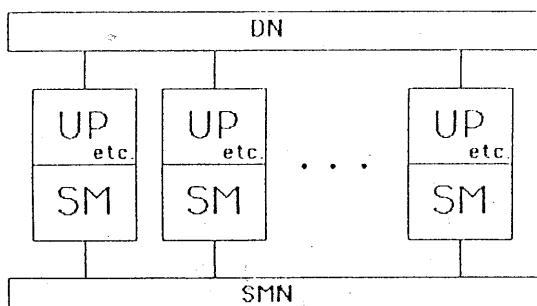


図1 システムの全体構成

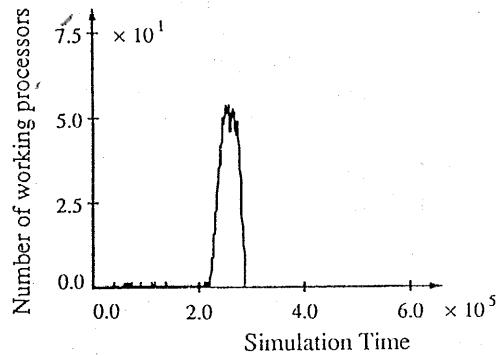


図2 稼動プロセッサ台数の変化(NREV)

3.シミュレーション結果

- nreverse120 - 長さ120のリストの反転 (NREV)
- primes600 - 600までの素数を求める (PRIMES)

I U 64台の時の各例題の稼動 IU 台数を図2, 3 に示す。PRIMESは素数のフィルタがストリーム並列に動くため、比較的大きい並列性を持っており、サスペンド、アクティベイト等の処理の回数も多い。NREVは前半のリストを分割する部分には全く並列性は見られないが、後半のappendによりリストを結合する部分は、多数の単一化が並列に動くため高い並列度を示している。

表1にSMへのアクセス数を示す。定義節の変数以外へのローカルSMへのアクセスが外部SMへのアクセスの倍程度あり、共有変数へのアクセスを考慮に入れた負荷分散を行なっていないにもかかわらず、ある程度のローカリティがあることがわかる。

図4にSMNをつなげるのに要する時間を0~20(クロック)と変化させた場合の実行時間の変化を示す。PRIMESのように外部SMへのアクセスやサスペンド等が多い例題では速度にかなりの変化が見られる。従ってSMNの接続時間はストリーム並列言語の実行時間にかなり影響を与えることになる。

表1 SMへのアクセス数

	nrev120	primes
total access to SM	131499	337887
access to external SM	29397	84575
access to local SM	102102	253312
access to Def's variable	29161	101346

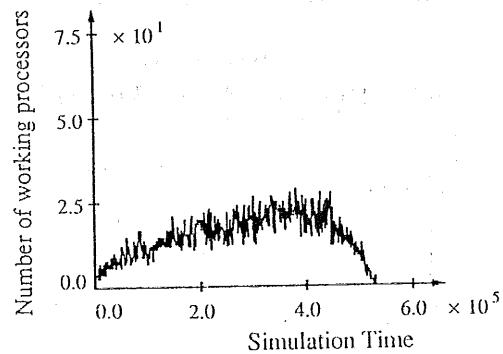


図3 稼動プロセッサ台数の変化(PRIMES)

図5、6にSMNへのアクセス数の最大値と平均値の時間変化を、図7、8にSMNへの読み出し要求と書き込み要求の頻度を示す。NREVの後半のように、64台のプロセッサのほとんどが単一化を行なっている場合には、SMNを通じた外部SMへの読み出し要求が約2クロックに1回、書き込み要求が約6クロックに1回生じている（これは、1回の单一化に約50クロックかかっていることからも理解できる値である）。そしてその時にはSMNに最大12個（平均でも6個）の同時アクセスがおきている（1回当たりの平均アクセス時間は、SMNを接続する時間が5クロックの時で約10クロックである）。従ってこの方式で64台のIUをつなげるとSMNへのトラヒックはかなり多くなることがわかる。

4. おわりに

以上のように、SMNへのトラヒックはかなり大きく、SMNの構成によってシステム全体の性能が左右されることがわかった。SMNの構成についてはバス、多段網等が考えられるが、シミュレーション結果より、SMNをバスで接続した場合は接続可能なIUの台数はせいぜい16台程度であり、システムを階層構造にする必要がある。また、SMNを多段網にした場合の性能についても、より詳細に検討してみる必要がある。今後は

- ・SMNを多段網で構成した場合の性能の評価
 - ・共有変数の他のアクセス方法（マルチリード・ワンライト方式等）についての検討
 - ・より効率的な負荷分散方式についての検討
- 等を行なって行きたい。

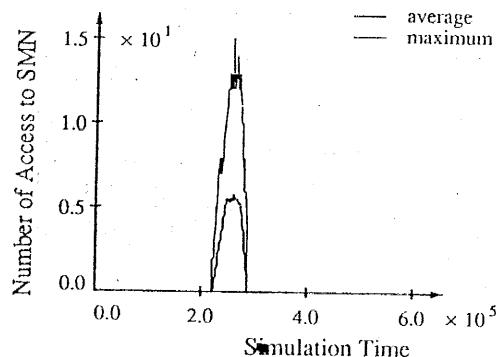


図5 SMNへのアクセス数(NREV)

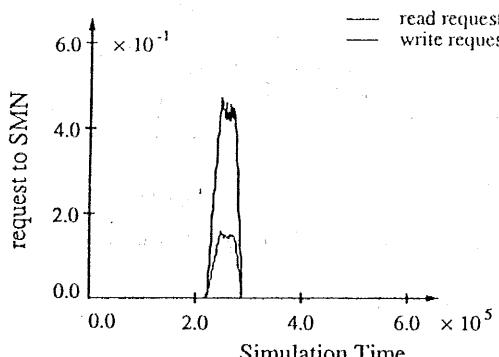


図7 SMNへの読み出し、書き込み要求(NREV)

- <参考文献>
- [1] Moto-oka, T., Tanaka, H., et al , "The Architecture of a Parallel Inference Engine - P I E - ", FGCS '84, ICOT.
 - [2] 垂井、丸山、田中：“PIEにおける並列論理型言語FLENGの実行方式”、情報処理学会第33回全国大会、5B-4、1986。
 - [3] Nilsson, M., Tanaka, H., " - FLENG Prolog - The Language which turns Super-computers into Parallel Prolog Machines", The Logic Programming Conference '86, ICOT.
 - [4] 垂井、丸山、田中：“並列推論マシンにおけるストリーム並列言語の実行方式の評価”、情報処理学会計算機アーキテクチャ研究会、1987年1月。

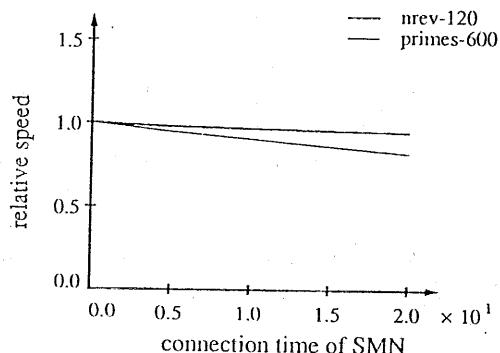


図4 SMNの接続時間の影響

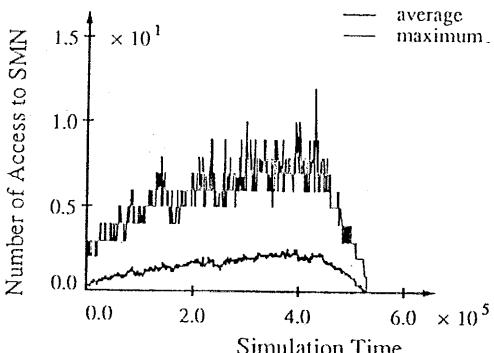


図6 SMNへのアクセス数(PRIMES)

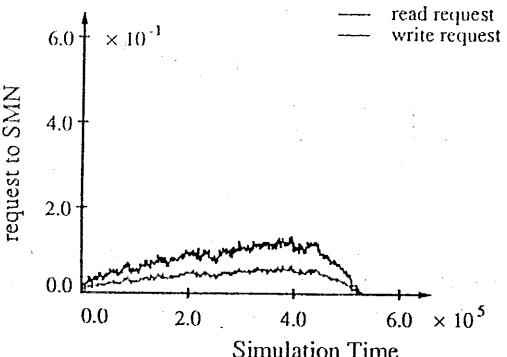


図8 SMNへの読み出し、書き込み要求(PRIMES)