

1R-4

PIEの推論ユニット

ハードウェアシミュレータの評価

垂井 俊明、小池 汎平、田中 英彦、元岡 達

(東京大学工学部)

1. はじめに

我々は高並列推論エンジンPIEの基本処理要素である推論ユニット(IU)のハードウェアシミュレータの試作を行なった。本稿では、その構成並びに評価結果について述べる。

2. 推論ユニットの構成

推論ユニットの構成を図1に示す。各部の機能は以下の通りである。

- ・DM (定義節メモリ)  
定義節(DT)を記憶する。UP(単一化プロセッサ)からの要求に応じて定義節を検索し、UPに送出する。
- ・UP (単一化プロセッサ)  
単一化、縮退の処理を行なう。
- ・MM (メモリーモジュール)  
ゴールフレームを格納・管理し、AC(アクティビティコントローラ)の指示に従いゴールフレームをUPに送付する。
- ・AC (アクティビティコントローラ)  
ゴールフレームの導出過程を表わす推論木を保持し、ゴールフレームの選択、各種メタ言語機能の実行、及びその他の実行管理を行なう。
- ・LFB (追加読み出しバッファ)  
構造メモリ(SM)のキャッシュである。

3. ハードウェアシミュレータの構成

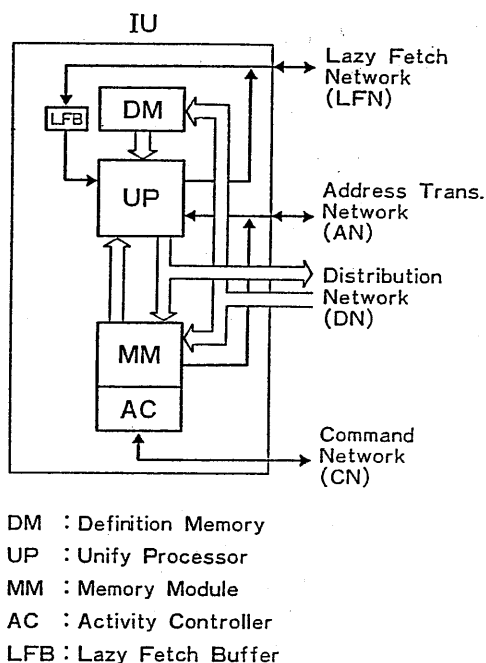
今回試作したハードウェアシミュレータの全体構成を図2に示す。今回の試作は推論ユニットの内部の処理方式の検討が目的であり、各種ネットワーク及びLFBは実装されていない。

UPはTTLを用いた専用プロセッサであり、単一化、縮退の機能をハードウェアで直接実行する。これに対してDM、MM、ACは、処理方式の検討を柔軟に行なうために、MC68000を用いたマイクロコンピュータシステムでシミュレートする。MM、UP間のゴールフレームの転送及び、DM、UP間の定義節の転送は、HD68450を用いた32ビット幅のDMAにより行なう。MMとACの間のコマンドの授受はデュアルポートメモリを用いて行なう。

システム全体を制御するホストマシンには、Sunワークステーション(UNIX4.2BSD, CPU: MC68010)を用いる。ホストマシンの機能を以下に示す。

- ・各モジュールのソフトウェアの作成及び、各モジュールへのオブジェクトプログラムのロード
- ・各モジュールの実行制御
- ・実行時の定義節やゴールフレームの読み込み及び、内部形式への変換
- ・統計データの収集

また、SunはUPのサービスプロセッサ(SVP)として、UPのマイクロプログラムで実装されていない機能の実行も行なう。SunとUPのインターフェースは、UNIXのmmap機能により、Sunのマルチバス上のUPのインターフェースボードを直接アクセスすることにより行なう。ホストマシンとDM、MM、ACとのインターフェースは、RS232C(2400bps)により行なう。定義節、ゴールフレームのDM、MMへのロードは、SunがUPのローカルメモリにそれらを書き込んだ後、DMAにより行なわれる。



DM : Definition Memory  
UP : Unify Processor  
MM : Memory Module  
AC : Activity Controller  
LFB : Lazy Fetch Buffer

図1 推論ユニットの構成

4. 評価結果

表1に、試作したハードウェアシミュレータ上でのベンチマークプログラムの実行時間及び、UPのハードウェアが実際に動作した時間を示す。(現在のところ、DMにおける定義節の絞り込み処理は行なわれていない)。

表1から明らかのように、全体の実行時間の中でUP以外のモジュールの動作時間(ゴールフレーム、定義節の転送に要する時間、SVP、DM、MM、ACのマイクロプロセッサが動作している時間)の占める割合は大きい。これは、上記の機能をマイクロプロセッサを用いてシミュレートしているためである。現在、これらの処理各部に要する時間の詳細な内訳を測定し、完全なハードウェア化をするための指針を得るためにプログラムの改良を行なっている。

5. おわりに

以上述べたようにPIEの推論ユニットのハードウェアシミュレータは完成し、動作している。今後は

- ・より詳細なデータの収集、
- ・DMにおける定義節の絞り込み処理の評価、
- ・その他ソフトウェアの改良による高速化、等を行なう予定である。

<参考文献>

- [1] 濱中 他、“PIEのハードウェアシミュレータ -推論ユニット-”、情報処理学会第30回全国大会 2c-2、1985
- [2] 北野 他、“PIEのハードウェアシミュレータ -メモリ・モジュール-”、情報処理学会第30回全国大会2c-4、1985
- [3] 垂井 他、“PIEのハードウェアシミュレータ -定義節メモリ-”、情報処理学会第30回全国大会 2c-3、1985

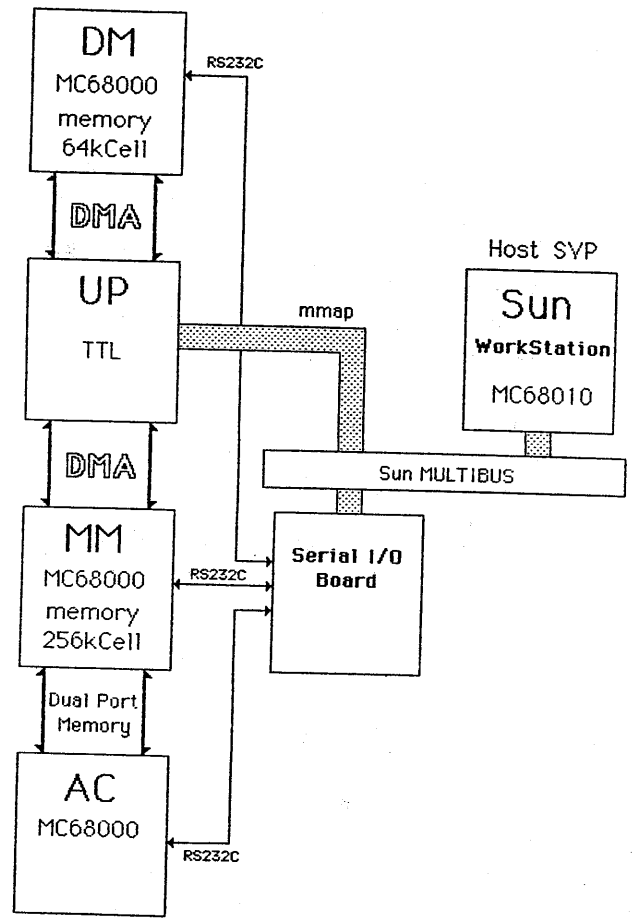


図2 ハードウェアシミュレータの構成

表1 実行結果

例題	実行時間(秒)	UPハードウェアの動作時間
パターンマッチング Eight Queen	7.8	0.706
Naive reverse 30	0.50	0.112
リスト表現 Six Queen	3.3	0.255