

PIEのハードウェアシミュレータ

2C-4

—メモリモジュール—

北野之彦*, 濱中直樹**, 田中英彦**, 元岡達**

(* 富士通株式会社, ** 東京大学工学部)

1. はじめに

我々は現在、高並列推論エンジンPIEの推論ユニット(IU)のハードウェアシミュレータの設計・試作を行っている[1]。ここでは、このうちメモリモジュール(MM)のハードウェア構成並びにソフトウェア構成について述べる。

2. MMの機能

MMは、アクティビティコントローラ(AC)とユニファイプロセッサ(UP)との間にあるユニットで、UPによって新たに生成されたゴールフレーム(GF)をMM内のメモリに格納し、その旨をACに知らせ、ACの指示するGFをメモリから取出してUPへ送り、新たな導出を依頼する機能を持つ[2]。すなわちMMには、次の3つの機能がある。

- AC-UP間のコマンド中継
- MM-AC間のGF転送
- GFの管理

3. MMのハードウェア構成

図1にMMのハードウェアシミュレータのブロック図を示す。バスは、すべてIEEE796を採用している。点線に囲まれた部分は、当研究室で設計されたDMAC付きの3ボードコンピュータであり、MPUにMC68000を使用し、DMACにMC68450を使用している。DMACは、MM-UP間の、GF転送とコマンド転送に使用される。AC-MM間のコマンド転送は、デュアルポートメモリ(図中 DPRAM)及び割込みボードを使用して行う。GFの格納用のメモリには、512KB

のRAMを4枚使用した。その他、プロセッサへのプログラムロード、測定したデータの収集処理などを行うホストコンピュータとの通信のために、RS232Cのシリアルポートを1ポート備えている。

MC68450を用いると32ビット転送に2アドレス必要であるが、これではUP-MM間のGF転送が間に合わないので、32ビットの転送を1アドレスで行えるようにするため、図1のようなアドレス変換器を用いた。

4. MMのソフトウェア構成

AC-MM間のコマンド転送は、デュアルポートメモリにコマンドを書込み、相手ユニットに割込みをかけ、相手ユニットの割込みルーチンがデュアルポートメモリを読出すことにより行っている。

MM-UP間のコマンド転送及びGF転送は両方ともDMAによって行われるが、GFの長さは固定でないため、まず固定長のコマンド部を転送し、この中にGF長を付加しておき、これを見て次に続いてくるGFの長さを知る。GFの管理は、メモリ使用効率上、可変長ブロックにより管理することが望ましいが、ゴミ集め等の問題もあるので、今回は固定長ブロックによりメモリの管理をすることにした。

また、MC68450のリンクアレイチェーンモードによる複数ブロック転送をGFの転送に用いたので、GF格納用のメモリのブロック管理は、このリンクアレイテーブルのフォーマットで管理することにし、DMACから直接、ブロックの管理表を使用できるようにした。

リンクアレイテーブルのフォーマットは

メモリアドレス	4B
転送語数	2B
リンクアドレス	4B

のようになっており、GF格納用メモリ内の未使用ブロックは、管理表のエントリを自由リストでつないで管理している。

その他に、ACにより導出可能と指示されたGFを蓄えるキューを設け、UPの処理が終ると直ちに、このキュー内のGFをUPに転送することにより、MM-AC間のコマンド転送による遅延でUPの処理が中断するのを防いでいる。

5. おわりに

以上、IUのハードウェアシミュレータにおけるメモリモジュールのハードウェア構成並びにソフトウェア構成について述べた。

今後、ハードウェアシミュレータ上での各種データの収集、処理の効率化、メモリ管理方法の検討を進めていく予定である。

〈参考文献〉

- [1] 濱中 他、"PIEのハードウェアシミュレータ～推論ユニット", 本大会 2C-2
- [2] 濱中 他、"PIEのACの設計概要", 情報処理学会第29回全国大会 2B-2、1984

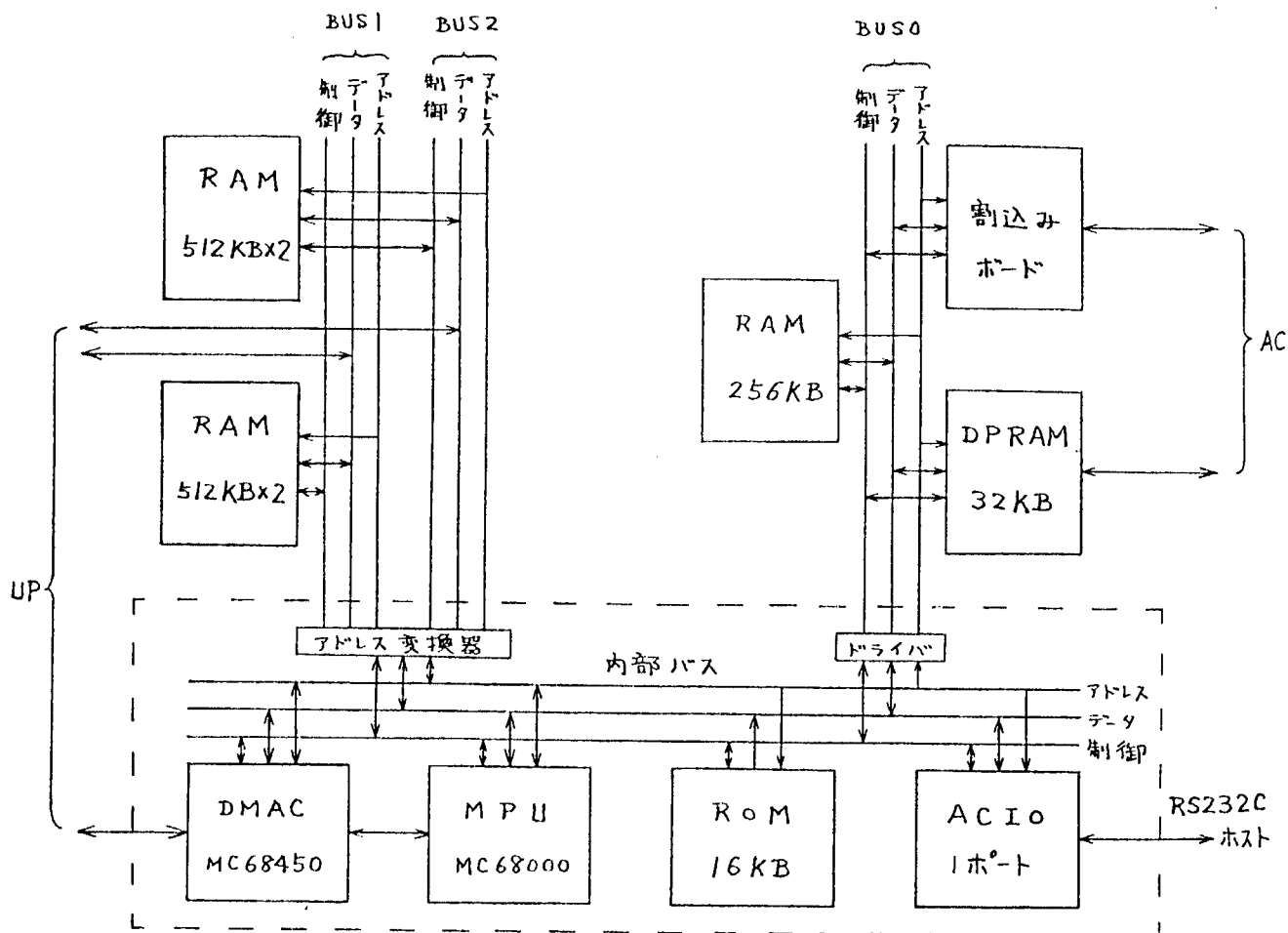


図1. MMハードウェアシミュレータブロック図