

PIEの試作単一化プロセッサ

6F-5

～ マイクロプログラム

湯原 雅信 , 相田 仁 , 後藤 厚宏 , 田中 英彦 , 元岡 達

(東京大学 工学部)

1. はじめに

我々は、高並列推論エンジンPIEの単一化プロセッサ(Unify Processor)の試作を進めている[1, 2]。試作では、PIEの動作の基本となる単一化(Unification)・縮退(Reduction)操作をUNIREDと呼ぶマイクロプログラム制御のハードウェアで支援する。縮退操作では、単一化の成功した入力ゴールフレームと定義節テンプレートとから不要な情報を除きつつ、新しいゴールフレームを作成する。本報告では、UNIREDのマイクロプログラムと、それに基づいたシミュレーション結果について述べる。縮退の手間は、新ゴールフレーム1セル当り4~7クロックですむことが、シミュレーションにより確認されている。

2. UNIREDのマイクロ命令

単一化・縮退アルゴリズムの性質[2]を利用し高速な処理が可能となるように、UNIREDのマイクロ命令を設定した。マイクロ命令幅は58ビットになった。

マイクロ命令のフォーマットを図1に示す。ハードウェアについては[3]を参照していただきたい。以下で主なマイクロ命令について述べる。

(1) レジスタ間転送 - move -

GCバスやDCバスを介して、ソースレジスタ(GSRとDSR)の内容をデスティネーションレジスタ(GDRとDDR)へそれぞれ転送する。GCバスとDCバスの間での転送は、ソースレジスタとして相手側のバスを指定することにより行なう。また、GSLとDSLにより、GDRとDDRの入力を切り換え各レジスタに固有の機能が実行される。

(2) レジスタ-メモリ間転送

- store, load -

GAバスとDAバスにアドレスレジスタ(GARとDAR)の内容を(論理)アドレスとして出す。store命令の場合は、ソースレジスタ(GSRとDSR)の内容をそれぞれメモリに書き込み、load命令の場合はメモリの内容をデスティネーションレジスタ(GDRとDDR)にそれぞれ書き込む。

(3) スタック操作 - push, pop -

push(pop)命令により、3つのレジスタの内容が、3つのハードウェア・スタックに同時にpush(pop)される。

(4) 変数のたぐりと多重分岐

- fetch, refetch -

単一化時のfetch命令ではGARとDARのさすメモリセルから、それぞれ変数(VAR型)でなくなるまで変数をたぐる(Dereference)。その結果がg_cellとd_cellと呼ぶレジスタに入るとともに、最後にアクセスしたアドレスがg_memとd_memというレジスタに残る。たぐり終わったのち、g_cellやd_cell等の内容によって多重分岐する。

縮退時のfetch命令では、同様にGARのさすメモリセルからたどり始めて、VAR型でかつマークされていない間たぐり続け、その後g_cellの内容により多重分岐する。

refetch命令は、たどり始めてメモリの内容の代わりにGSRの内容がみられる他は、縮退時のfetch命令と同様である。

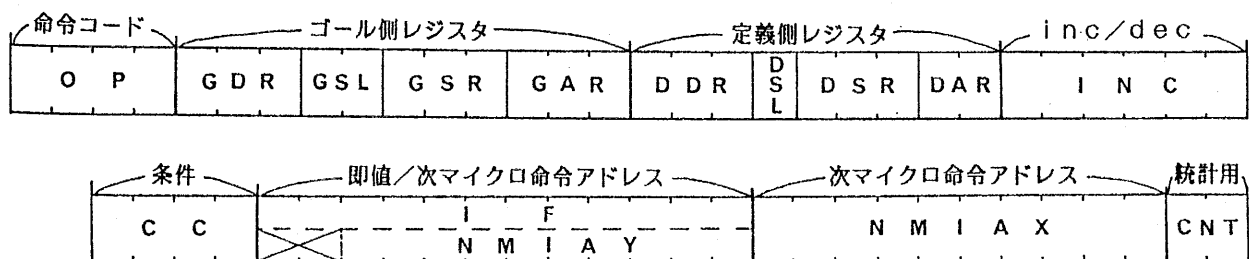


図1. UNIREDのマイクロプログラムのフォーマット

これらのうち(1), (3)は、1クロックで終了する。(2)も通常は1クロックであるが、4つあるメモリバンクの同一バンクに同時にアクセスされる場合のみ2クロックかかる。(4)は変数の束縛状況により実行クロック数が変化する。

さらに、以上の命令の実行と並行して、

① 6つの特定のレジスタそれぞれのインクリメントと g_len レジスタのデクリメント (INC)

② 条件分岐 ((4)のときを除く)

```
if CC then goto NMIA X
    else goto NMIA Y
```

条件CCは現在のレジスタの内容から判断される。

③ 統計データ収集用の2個のカウンタのカウントアップ (CNT)

が可能である。

単一化は約25語、縮退は約75語のマイクロプログラムでプログラムされる。

3. マイクロ命令レベルのシミュレーション

2. で述べたマイクロ命令に基づきUNIREDのシミュレーションを行なった。テストプログラムは、8 Queens, 数式簡単化Equiv2, ペントミノの解空間を制限したPentである。表1に、次の①~⑨を示した。ただし②、③ではSVPが行なう組込述語の実行は除外してある。

- ① 生成されたゴールフレームの総数。
- ② Local Memory の内容の設定後に、成功した単一化を1回行なうのに要した平均クロック数。
- ③ 同じく、失敗した単一化1回当たりの平均クロック数。
- ④ 縮退1回当たりの平均クロック数。
- ⑤ ヘッダ部を除く平均ゴールフレーム長。
- ⑥ ④/⑤=1セルの縮退に必要な平均クロック数。
- ⑦ 1ゴールフレーム中の変数の種類の最大値。
- ⑧ 1ゴールフレーム中の最大ANDリテラル数。
- ⑨ スタック深さの最大値。

4. おわりに

表1からわかるように、単一化プロセッサにおいて縮退の負荷が一番大きい。しかし、図2に示したように、PIEのような縮退(a)を行なわない場合(b)には、探索木の深さに比例してゴールフレームが大きくなり、結合網やメモリモジュールの負荷が増大してしまう。従って、PIE第一次モデルのように環境をコピーする場合には縮退が不可欠であると言える。

《参考文献》

- [1] 湯原 他, “高並列エンジンPIE ~ 単一化プロセッサの構成”, 第27回情報大全, 4P-12, 1983
- [2] 湯原 他, “高並列エンジンPIEの単一化プロセッサと縮退アルゴリズム”, 信学技報 EC83-30, 1983
- [3] 小池 他, “PIEの試作単一化プロセッサ ~ システム構成”, 第28回情報大全, 6F-6, 1984

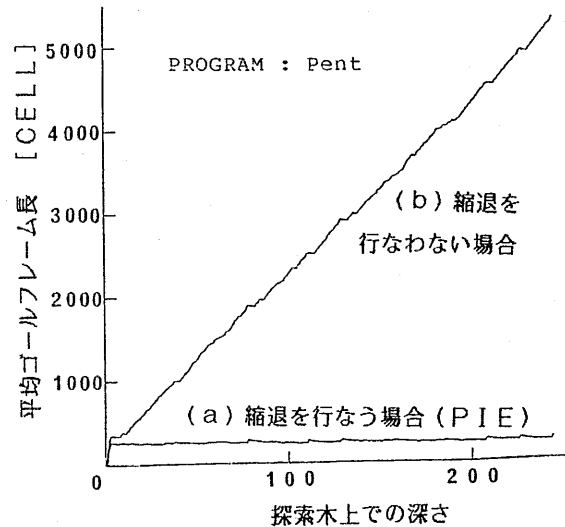


図2. 縮退の効果

表1. シミュレーション結果

	①	②	③	④	⑤	⑥	⑦	⑧	⑨
Program	total # of GFs	suc. unif. [CLK]	fail unif. [CLK]	reduc. [CLK]	GF length [CELL]	④ / ⑤ [CLK/CELL]	max. # of var.	max. # of lit.	max. stack depth
Equiv2	512	28.0	10.7	274	57	4.73	6	7	4
8Queens	127019	25.0	10.7	214	39	5.40	4	8	2
Pent	1268	78.3	10.2	1624	248	6.53	68	9	4