

PIEの試作単一化プロセッサ

6F-6

～ システム構成

小池 汎平 , 湯原 雅信 , 田中 英彦 , 元岡 達

(東京大学 工学部)

1. はじめに

我々は現在、高並列推論エンジンPIEの単一化プロセッサ[1, 2]の試作を行なっている。本報告では試作単一化プロセッサのハードウェア構成について述べる。

- ・ゴール側バス、定義側バス、SVPの3ヶ所よりアクセス可能な4組のメモリおよび、
- ・全体を制御するマイクロプログラムコントローラよりなる。

表1にUNIREDの主な諸元を挙げ、以下でこれらについて説明を加える。

2. 試作単一化プロセッサの構成

試作単一化プロセッサは、マイクロプログラム制御により、単一化(Unification)、縮退(Reduction)を行なうUNIREDと、残りの機能を、ソフトウェア的にシミュレートすることを主な役割とするサービスプロセッサSVPより構成される。図1に試作単一化プロセッサの構成を示す。

表1. UNIREDの諸元

データ形式	データ部 16bit タグ部等 8bit
レジスタ	24bit × 11個
メモリ	24bit × 4K × 4組
スタック	3つのレジスタに付属 各256W
WCS	64bit × 1K
マイクロ サイクル	200ns
使用IC数	TTL (LS, S) 約500個 メモリ (4bit × 1K 45ns) 130個
基板枚数	6枚

3. UNIRED

UNIREDは、

- ・論理型言語のゴールフレームを処理するゴール側バス(GC, GA)及びゴール側レジスタ群と、
- ・定義節テンプレートを処理する定義側バス(DC, DA)及び定義側レジスタ群と、

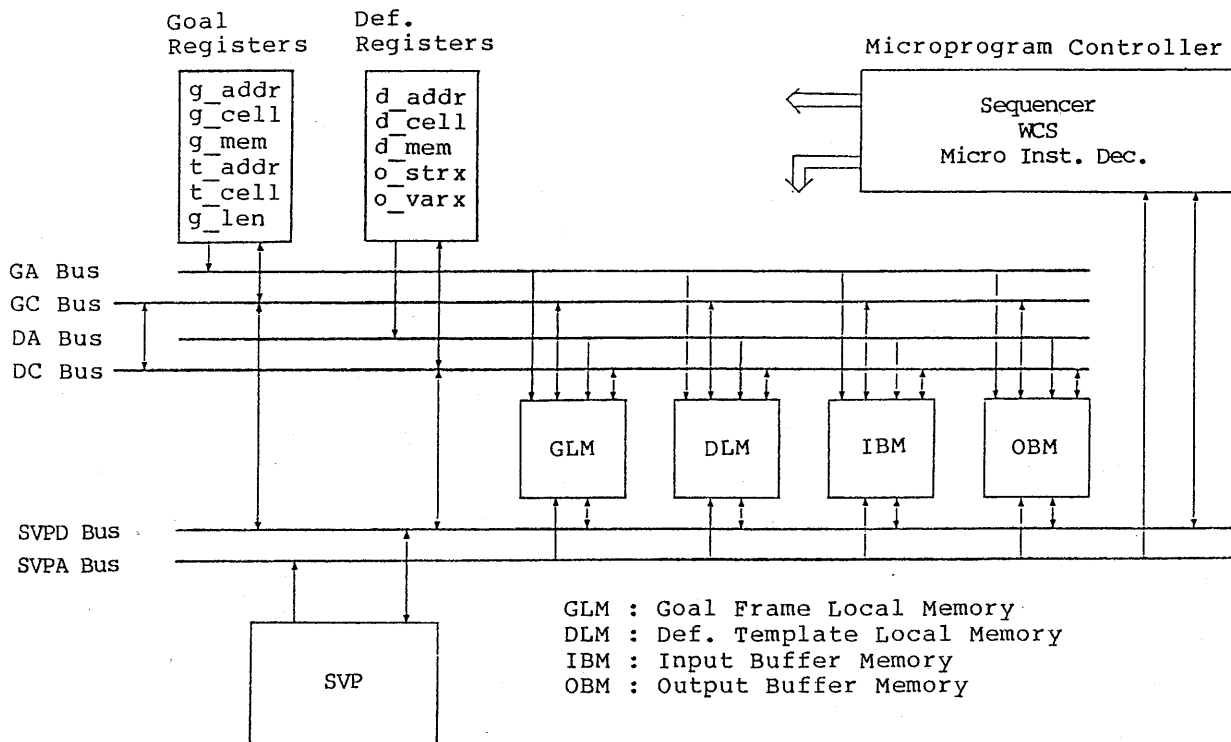


図1 試作単一化プロセッサの構成

①レジスタ

ゴール側に6個、定義側に5個のレジスタがあり、それぞれ必要に応じて次のような固有の機能をもっている。

- a. マイクロ命令実行と並行してインクリメント（又はデクリメント）できる。
- b. ハードウェア・スタックが付属している。
- c. アドレスバスに出力する。
- d. バス上のデータをレジスタの内容に加え込む。
- e. バス上のタグ部をレジスタのデータ部に読み込む。
- f. タグ部は変えずにデータ部だけに読み込む。

レジスタの回路例として、上に挙げた諸機能のうち a ~ d を備えたレジスタ g_addr のデータ部の回路を図2に示す。

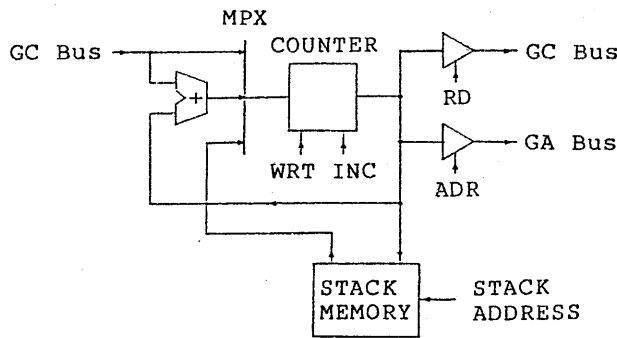


図2 レジスタの回路例 - g_addr -

②メモリ

24bit × 4Kのメモリが4組ある。各メモリはリテラル部、構造部、変数部にかけて使用される。このアドレス変換の様子を図3に示す。

各メモリは、ゴール側バス、定義側バス、SVPの3ヶ所より独立にアクセス可能である。

1つのメモリにゴール側バスと定義側バスからのアクセス競合がおきたときには、ゴール側バスからのアクセスが優先され、定義側バスからのアクセスは、次のサイクルにもちこされる。SVPからのアクセスは、ゴール側バス、定義側バスともアクセス要求がないときのみ許される。

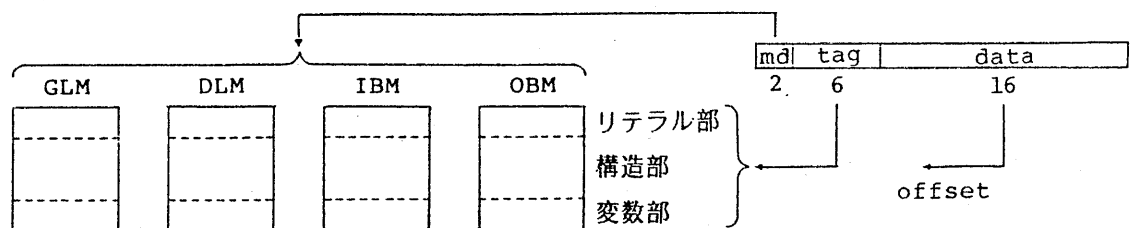


図3 アドレス変換

③マイクロプログラムコントローラ

64bit × 1KのWCSをもち、SVPよりマイクロプログラムをロードされ、UNIRED全体の制御を行なう。run/stop/single-step 動作の指示、マイクロ命令開始アドレスの指定をSVPより受け動作する。WCSは、現在64bitのうち58bitがマイクロ命令として使用されている[3]。

4. SVP

SVPには、市販のマイクロコンピュータシステム(68000 8MHz)を用いている。SVPの機能として、次のようなものがある。

- a. UNIREDのメモリの読み書き
- b. UNIREDのレジスタの読み書き
- c. マイクロプログラムシーケンサのコントロール
- d. WCSの読み書き
- e. UNIREDの状態監視
- f. UNIREDの処理クロック数の読み取り

これらは、単一化プロセッサの機能をシミュレートするためのほか、ハードウェアやマイクロプログラムの開発、テスト、デバッグ、統計データの収集等にも役立つ。

5. おわりに

以上、試作単一化プロセッサのシステム構成を紹介した。ハードウェア完成後、性能評価を行なっていく予定である。

《参考文献》

- [1] 湯原 他, “高並列推論エンジンPIE ~ 単一化プロセッサの構成”, 第27回情報全大, 4P-12, 1983
- [2] 湯原 他, “高並列推論エンジンPIEの単一化プロセッサと縮退アルゴリズム”, 信学技報, EC83-30, 1983
- [3] 湯原 他, “PIEの試作単一化プロセッサ ~ マイクロプログラム”, 第28回情報全大, 6F-5, 1984