

2N-4

プロセッサ間ネットワークの  
性能評価

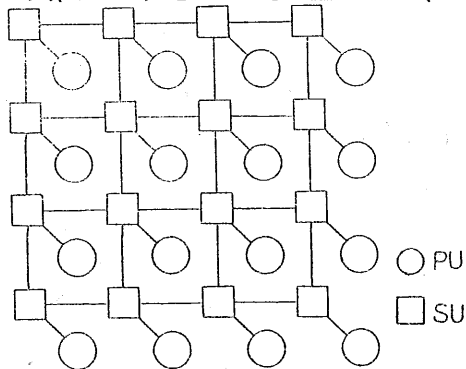
服部 泰明 田中 英彦 元岡 達  
(東京大学 工学部)

1. はじめに

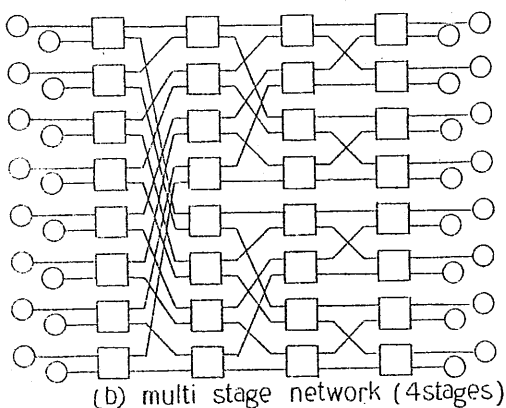
高いスループットを要求する大規模なマルチプロセッサシステムにおけるプロセッサ間ネットワークを構成する方法として、分散制御によりパケット交換を行なうSU (Switching Unit)を複数台つないで構成することを考える。前回[1]はSUの内部構造について報告した。今回はこのSUにより構成されるネットワークの内、多段結合網のシミュレーションによる性能評価とメッシュ型結合網についての一考察を行なう。

2. 基本構成

ネットワークは図1の様に、パケットを中継伝達するSUを複数台つないで構成される。現在はパケット交換のみを対象としている。各SUは非同期動作、分散制御である。図2はSUの



(a) mesh connected network



(b) multi stage network (4 stages)

図 1

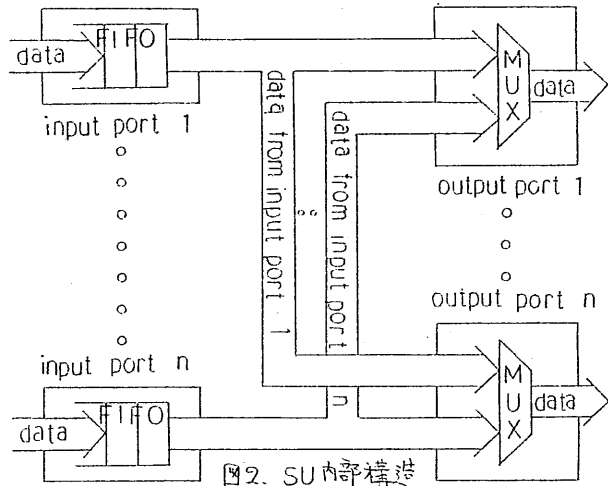


図2. SU内部構造

内部構造である。パケットは入力ポートでバッファリングされ、中継要求は出力ポートで選択される。

入力ポートにおいてパケット全体の到着を待たずに、先頭の語から順次転送を行なうことにより性能の向上を計ることが出来る。これをパイプライン転送と呼び、パケット全体の到着を待つ方法を非パイプライン転送と呼ぶことにする。両転送方式における転送時間の下限は次の様になる。

- パイプライン転送  $(d+l)\tau + d \cdot \alpha\tau$
- 非パイプライン転送  $(d+1)l\tau + d \cdot \alpha\tau$

$d$ : 中継するSUの数  
 $l$ : パケット長  
 $\tau$ : 1語当りの隣接SU間転送時間  
 $\alpha\tau$ : 各SUにおける最小の転送要求処理時間

3. 多段結合網に関する性能評価

図1 (b)の様な多段結合網において、4段の場合のシミュレーションを行なった。

シミュレーション条件

- パケット長 = 8 語
- 入力ポートにおけるアドレスデコード時間
- 出力ポートにおける出力要求選択時間
- 1 語転送時間
- パケットの発生間隔は指数分布に従う。
- パケットの送出先は一樣とする。

結果として次の事がわかった。

○ パイプライン転送の方が転送時間が少ない。

特に通信量が小さい時には、パイプライン転送の方が、非パイプライン転送の時に比べて、半分以下の転送時間である。(先の下限値の比較では 48:20 となる。)

○ 入力ポートにおける FIFO バッファの大きさは、通信量が大きい時ほど、その効果を現わす。

4. メッシュ型結合網に関する考察

前回 [1] では、メッシュ型結合網における経路選択について、間接ストアアンドフォワードデッドロックを防ぐ方法を紹介した。

これは次の様にして行なう。

- メッシュの両端は結合しない。
- 全 SU について、その入力ポートと出力ポートの中継の一部を、一樣に制限する。
- この制限された中継に禁止しない様にして経路選択を行なう。

この中継に対する制限には 3 種類あることがわかった。メッシュが上下左右 4 方向に対して均等であることから全部で 12 通りの制限が考えられる。今回はこの内 1 通りの制限された中継を使った結果について述べる。なお、通信には局所性はなく、どの PU も一樣に同じ確率でパケットを発生するもの

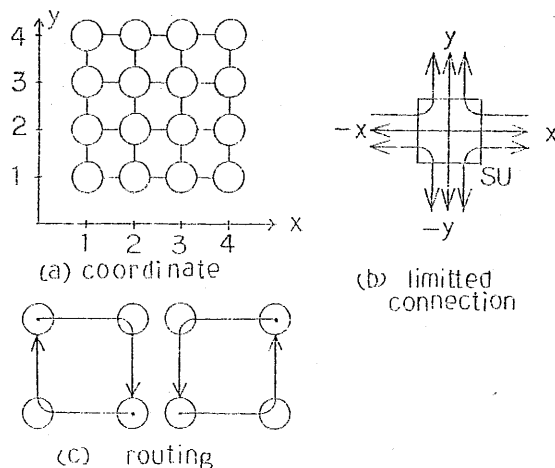


図 3 mesh connected network

とする。

今、各 SU の座標を図 3 (a) の様に定める。全 SU で図 3 (b) の中継のみを許して、図 3 (c) の様な経路選択を行なう。この時、座標 (x, y) に位置する SU の各ポートを通る通信経路の総数は、 $N \times N$  のメッシュに関して次の様になる。

$$\begin{cases} x \text{ 方向} & xN(N-x) \\ -x \text{ 方向} & (x-1)N(N-x+1) \\ y \text{ 方向} & yN(N-y) \\ -y \text{ 方向} & (y-1)N(N-y+1) \end{cases}$$

通信経路の総数が最大の所では  $\frac{N^3}{4}$  となる。これは各 PU (Processing Unit) からのパケット到着確率の 4 倍を意味する。(なおメッシュの両端をつないだ場合は一樣に 4 倍となる。) これより、メッシュのサイズが大きくなるとともに、中心部の通信量が増加して性能が悪化することが予想される。

5. あわりに

現在、SU のハードウェアの製作と詳しいシミュレーションを進めている。

参考文献

[1] 服部, 他「プロセッサ間ネットワークにおけるスイッチングユニットの設計」第 25 回情報全大 5F-2  
 [2] 成瀬, 他「科学技術計算向きデータフロー計算機に用いる相互結合ネットワークの性能評価」信学技報 EC 82-36