

機能分散型 I/O サブシステムの  
- 構成法について

正井 一夫 田中英彦 元岡 達  
(東京大学 工学部)

1.はじめに

新しい計算機のアーキテクチャとして、図1に示すような機能分散された三つのサブシステムから構成される計算機が考えられている。又、最近ではマイクロプロセッサの発展が著しいが、このような情勢において、チャンネルの構成法を再検討してもよいと思われる。ここではI/Oサブシステムの構成法について検討した結果を報告する。

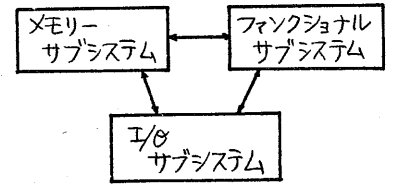


図1. 機能分散した計算機

2.ハードウェア構成

現在のチャンネル形式の入出力は、一種のI/Oサブシステムと考えることもでき、データ転送の仕事は行っているが、より高度な処理を行なわせるためには、マイクロプロセッサを用いて、チャンネル制御装置の代りに高速の制御プロセッサを用い、各チャンネルとデバイスコントローラには、各々独立の中速～低速のマイクロプロセッサを用いる方法が考えられる。しかし、現在のマイクロプロセッサは、処理速度の面でハードウェアに1桁以上劣ってしまう。そこで、図2に示すように、高速性が要求されるDMA制御部とチャンネルマルチプレクサ部に対しては、従来通りのハードウェア構成とし、各チャンネル毎の制御には、マイクロプロセッサを用いて行う形式を考えた。このようなシステムには、次に述べるようなメリットが考えられる。

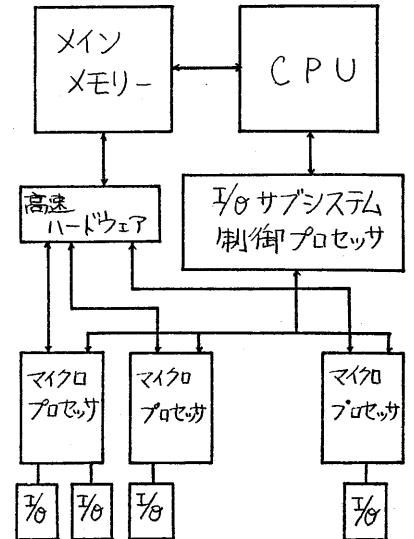


図2. ハードウェアの構成

3.本構成方式によるI/Oサブシステムの特徴

- (a) 書式制御、エディットなどのインテリジェントな入出力を実現することが容易である。
- (b) 各I/Oクラスごとに、マイクロプロセッサを用いて、モジュール化しているので、拡張性に富んでいる。
- (c) 並列処理によって処理能力が向上し、比較的安価であるマイクロプロセッサを用いているので、価格性能比も向上する。
- (d) I/O処理を、マイクロプロセッサのソフトウェアにより記述するので、柔軟性、適応性に富んでいる。
- (e) マイクロプロセッサの1つを、タイマ管理プロセッサにすることにより、スケジューラなどのOSの一部機能をこのサブシステムに取り入れることができる。すなわち、ジョブによって生成された各タスクの優先度を考えて、どのタスクにどの程度のタイムスライスを与えるかをすべて計算して、データとしてCPUに渡し、タスクの切替時にのみ割込む。その時、CPUはそのスケジュールデータを見てタスクの切替を行うだけで、スケジューリングの計算を全く行わない。このようにしてOSの一部機能の専用ハード化を行うと、CPUの負担を軽減することができる。
- (f) I/O割込を制御プロセッサでとりまとめることによって、CPUへの割込回数を減らすことができる。

4.イニシャルプログラムロード・ング (IPL)

本システムの各マイクロプロセッサのプログラムは、まず制御プロセッサのROM中のブートを用いてIPLプログラムを制御プロセッサにCPU経由でロードし、それによって各マイクロプロセッサのメモリーにDMAでローディングする。

5.おわりに

現在設計中の実験システムには、入出力としてタイプライター、通信回線、フロッピーディスクを考えていて、これと同レベルとしてタイマをも考えている。またI/Oサブシステム制御プロセッサとしてはAm2900系による8ビットのマイクロプロセッサを、その他のマイクロプロセッサにはモトローラ6800を用い、今年中に完成の予定である。