

メモリ階層を考慮したチップマルチプロセッサでの OS とプロセスのスケジューリング

滝田 裕[†], 坂井 修一[†], 田中 英彦[†]

[†] 東京大学大学院工学系研究科

{takita,sakai,tanaka}@mtl.t.u-tokyo.ac.jp

1 はじめに

本稿では、マルチプロセッサシステムのメモリアクセスに関するモデルを元に簡単なシミュレーションを行い、一般的な SMP や CMP, 複数の CMP を用いたマルチプロセッサシステムにおけるプロセス移動がおこる場合の OS とプロセスのスケジューリングについて述べる。

2 背景

近年の CPU の高速化により、チップ外からのデータ転送のコストは大幅に上がったが、今後もチップ外からのデータ供給能力と CPU 内の処理速度の差は広がる一方である [1]。

一般的なシングルプロセッサシステムでも、トランザクション処理のような I/O 処理が多いアプリケーションでは性能に影響が出てきている [2] が、マルチプロセッサシステムの場合は割込処理等によるプロセスの移動に伴い、キャッシュ上のデータを一旦メモリ書き戻す必要がでるため、性能への影響がより大きい (図 1)。

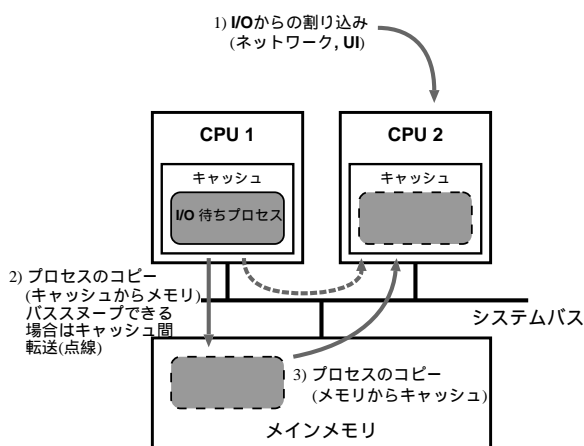


図 1: 割込によるプロセスの移動

しかし、1つのチップの上に複数の CPU を搭載した CMP では、チップ間データ転送の頻度を下げることが可能である。

3 評価モデル

3.1 プロセス移動のコスト

CPU 間のプロセス移動の処理手順は図 2 のように行われる。

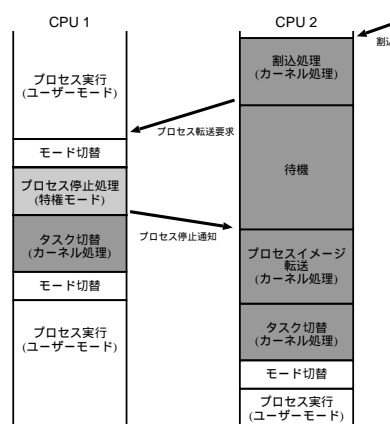


図 2: プロセス移動処理の例

プロセス移動にかかる時間は、モード切り替え、プロセス停止にかかる時間と、プロセスイメージ転送にかかる時間がわかれば概算できる。

Unix では、ユーザープロセスによりシステムコールが呼ばれた時に、プロセス情報の保存のためにプロセス停止処理と同様の処理を行っている。

そこで、実機 (OS: Linux-2.2.16, CPU: Celeron 533MHz) 上でシステムコールを 100 万回実行してシステムタイムを計測し、一回のシステムコールの実行にかかる時間を算出した。表 1 は 10 回試行した結果の平均をとったものである。

表 1: システムコールの実行時間 (単位: μs)

system call	cache on	cache off
getpid	0.244	23.332
write(socket, 1KByte)	2.922	1122.68

システムコール getpid は特権モードにおいて変数の読み出しを行うだけなので、カーネルモード \leftrightarrow ユーザーモードの移行にかかる時間は一回のシステムコールにかかる時間の半分、約 0.122 μs 、クロックに直すと約 65 クロックと考えられる。

プロセスイメージ転送のコストは、L1, L2 キャッシュを切り、強制的にメモリ上のデータを読み書きした場合と同じであると考え、 $23.332 - 0.244 \times 2 =$ 約 $22.844 \mu s$, 約 12000 クロックになる。

また、I/O からの割込処理を同じ I/O 処理ということで、UDP socket への書き込みで代用すると、約 1400 クロックとなる。

3.2 評価モデル

プロセッサの構成として、一般的な SMP と CMP, 複数の CMP を SMP 構成にしたものの 3 種類について考える (図 3)。

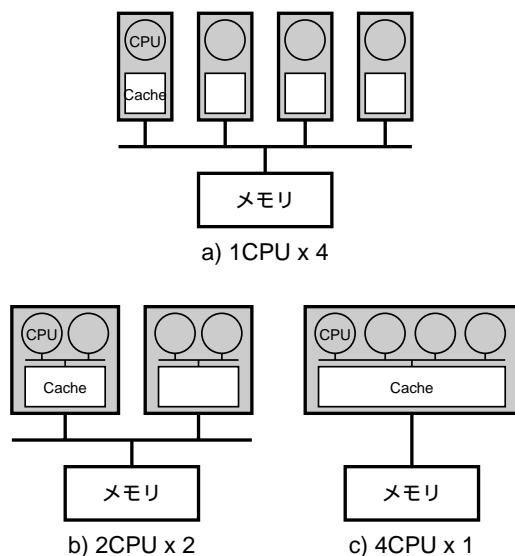


図 3: CPU の構成

簡略化するため、評価モデルのパラメータは表 2 の値を利用し、転送要求を受けるプロセスや OS は全てチップ内のキャッシュに載っているものとする。

表 2: 評価モデルの構成

チップ間転送	メモリを經由
モード切替 + プロセス停止	100 clock
プロセス再開 + モード切替	100 clock
同一チップ: CPU 間プロセス移動	0 clock
異なるチップ: CPU 間プロセス移動	20000 clock
割込処理	2000 clock

4 評価と考察

以下のような条件でシミュレーションを行った。

- 全ての CPU に同一の実行時間の異なるプロセスが動いている

- 一定間隔でプロセス移動を伴う割込処理が、同一 CPU またはランダムな CPU に与えられる
- プロセス移動では、プロセスの交換が行われる (プロセスの移動と同一クロックで処理)

結果は表 3 の通り。

表 3: 結果

プロセッサの構成	転送要求 CPU	
	fixed	random
1CPU x 4	134624880.2	112393121.9
2CPU x 2	102564280.0	100749722.0
4CPU x 1	102564280.0	100749722.0

(プロセス実行時間: 1 億 clocks, 割込間隔: 100000clocks)

割込処理を行うプロセッサを固定にした場合、どの構成でも割込処理が増える分だけ遅くなる。CMP を用いた場合、1 つのチップに全ての CPU を載せたものと、2 つのチップに分かれているものとの間に全く差が見られなかった。

5 まとめ

本稿では、マルチプロセッサシステムのメモリアクセスに関するモデルを元に簡単なシミュレーションを行い、一般的な SMP や CMP, 複数の CMP を用いたマルチプロセッサシステムにおけるプロセス移動が起こる場合の OS とプロセスのスケジューリングについて述べた。今後、シミュレーションのパラメータを調整し、実際の挙動に近いモデルを構築し、新たなスケジューリング手法についての検討を行う予定である。

参考文献

- [1] ITRS: International Technology Roadmap for Semiconductors, 2000 Update (2000). <http://public.itrs.net/Files/2000UpdateFinal/2kUdFinal.cfm>.
- [2] Barroso, L. A., Gharachorloo, K. and Bugnion, E.: Memory System Characterization of Commercial Workloads, *The 25th International Symposium on Computer Architecture*, ACM and IEEE, pp. 3 -- 14 (1998).